

زمان نصب در تابلوی اعلانات:

بسمه تعالی

□ سمینار عمومی (Colloquium)

□ دفاع از رساله دکتری

□ سمینار تخصصی (Seminar)

☑ دفاع از پایان نامه کارشناسی ارشد

□ سمینار تخصصی و مشورتی (Informal Seminar)

## عنوان: طراحی یک تنظیم کننده ولتاژ با افت کم و بازدهی بالا در تکنولوژی CMOS

سخنران: مهرداد گلبهاری

### چکیده:

در این پایان نامه، یک تنظیم کننده ولتاژ با افت کم (LDO) مبتنی بر روش Ripple Cancellation Feed-Forward طراحی و ارائه شده است. هدف اصلی این طراحی، بهبود عملکرد پارامترهای کلیدی مانند ضریب حذف نویز تغذیه (PSR)<sup>۱</sup> و پاسخ گذرا در برابر تغییرات ناگهانی جریان بار است. تنظیم کننده طراحی شده برای ولتاژ ورودی ۱/۲ ولت و ولتاژ خروجی ۱ ولت طراحی شده و قادر است جریان خروجی را در محدوده ۰ تا ۱۵۰ میلی آمپر تأمین کند. یکی از ویژگی‌های برجسته این طراحی، جریان ساکن ۱۰۰ میکروآمپر برای هر دو بخش مدار اصلی و مدار مرجع شکاف باند است که مصرف انرژی کم را تضمین می‌کند. شبیه‌سازی‌ها در فناوری ۱۸۰ نانومتر CMOS شرکت TSMC انجام شده و نتایج نشان می‌دهند که PSR به میزان بهتر از ۶۰- دسی بل تا فرکانس ۴ مگاهرتز حفظ می‌شود. همچنین، زمان نشست (settling time) این تنظیم کننده ۲۰۰ نانوثانیه است که نشان از سرعت بالای پاسخ به تغییرات بار دارد. برای پایداری مدار، از یک خازن خارجی ۴ میکروفاراد استفاده شده است که در بهبود عملکرد تنظیم کننده نقش مهمی ایفا می‌کند. شبیه‌سازی‌های صورت گرفته با استفاده از نرم افزار Cadence نشان دهنده کارایی و پایداری بالای این تنظیم کننده ولتاژ با افت کم است.

زمان برگزاری: ۱۴۰۳/۶/۲۶ ساعت ۹ صبح

مکان برگزاری: دانشکده مهندسی برق کلاس ۲۰۰